

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A)

昭60-138909

⑫ Int. Cl.⁴

H 01 L 21/205
31/04

識別記号

庁内整理番号

7739-5F
7733-5F

⑬ 公開 昭和60年(1985)7月23日

審査請求 未請求 発明の数 2 (全7頁)

⑭ 発明の名称 気相反応被膜作製装置および作製方法

⑮ 特 願 昭58-249015

⑯ 出 願 昭58(1983)12月27日

⑰ 発 明 者 山 崎 舜 平 東京都世田谷区北島山7丁目21番21号 株式会社半導体エ
ネルギー研究所内

⑱ 出 願 人 株式会社半導体エネ ル 東京都世田谷区北島山7丁目21番21号
ギー研究所

明 細 書

1. 発明の名称

気相反応被膜作製装置および作製方法

2. 特許請求の範囲

1. 減圧下にて気相反応を行う反応装置において

反応性気体を供給する手段と、熱エネルギー、光エネルギー、電気エネルギーまたはこれらを併用したエネルギーが供給された前記反応性気体を被形成面に作製する反応容器手段と、該反応容器内の不要反応性気体、不要反応生成物を排気する手段、および真空または減圧にする手段を圧力調整バルブを経、ターボ分子ポンプを経てロータリーポンプ、メカニカルブースターポンプ等により排気することを特徴とする気相反応被膜作製装置。

2. 減圧下にて気相反応を行う反応装置において、

反応性気体を供給する手段と、熱エネルギー、光エネルギー、電気エネルギーまたはこれらを併用したエネルギーが供給された前記反応性気体を被形成面に作製する反応容器手段と、該反

応容器内の不要反応性気体、不要反応生成物を排気する手段、および真空または減圧にする手段を圧力調整バルブを経、ターボ分子ポンプを経てロータリーポンプ、メカニカルブースターポンプ等により排気する手段を有する気相反応装置を用いた反応容器内での反応による被膜形成条件下において、前記反応容器内を0.05~10torrの範囲を保持し、圧力調整バルブ下においては 10^{-2} torr以下の圧力を保持して被膜形成を行うことを特徴とする気相反応被膜作製方法。

3. 発明の詳細な説明

本発明は気相反応被膜作製装置および作製方法に関する。本発明は反応性気体を用いて被膜作製を行うに際し、非酸化物の被膜を作製するに關して、排気系においてターボ分子ポンプを用いて気相反応（以下CVDという）を行なわしめることにより、被膜中の酸素の混入量を $1 \times 10^{-3} \text{ cm}^{-3}$ 以下の濃度とさせる気相反応装置およびその作製方法に関する。

本発明は非酸系系被膜の作製において、その排気系よりの大気の逆流を防ぐため、油回転方式のロータリーポンプ、メカニカルブースターポンプ等の不連続回転方式の真空ポンプ（以下単に真空ポンプまたはVPという）のみを用いるのではなく、連続排気方式のターボ分子ポンプ（以下単にターボ分子ポンプまたはTPという）を反応容器と真空ポンプとの間に介在させて、排気系からの大気の逆流を防止したことを特徴とする。

本発明の非酸化物被膜例えば非単結晶珪素を、反応性気体であるシラン(SiH_{4+n} , $n \geq 1$)を用いて形成するに際し、その被膜中の酸系の量を $5 \times 10^{18} \text{ cm}^{-3}$ 以下好ましくは $1 \times 10^{18} \text{ cm}^{-3}$ 以下とするため、排気系からの逆流を防ぐことを目的としている。

本発明はかかる排気系をTPを反応室とVPとの間に反応中の圧力調整用のバルブを経て介在させることにより、反応室内は $0.05 \sim 10 \text{ torr}$ の間の圧力範囲でプラズマ気相反応(PCVDという)、光CVD(Photo CVDという)またはこれらを併用した方

法（以下単にCVD法として総称する）を用いて被膜形成を行い、かつ圧力調整バルブ下は $1 \times 10^{-2} \text{ torr}$ 以下（一般には $10^{-4} \sim 10^{-1} \text{ torr}$ ）の圧力として保持し、TPを作用させるため、反応系はこの排気系よりも高い圧力（ $1 \times 10^{-2} \text{ torr}$ 以上即ち $0.05 \sim 10 \text{ torr}$ ）で保持して被膜形成を行うことを目的としている。

さらに本発明はかかるプラズマCVD装置を反応室を複数ヶ連結し、それぞれの反応室にてP型非単結晶半導体、I型非単結晶半導体およびN型非単結晶半導体を基板上に積層して、PIN接合を構成する半導体装置の作製方法に関する。

従来、CVD装置例えばPCVD装置においては、反応系の圧力が $0.05 \sim 10 \text{ torr}$ と高い圧力のため、その排気系等はVPのみが用いられ、それ以上の真空度を発生させるTP等を設けることが全く不可能とされていた。

しかし本発明人はかかるPCVD装置において、排気系がVPのみではこのVPが不連続の回転運動をするため、空気と接触している大気圧の排気系から

の大気（特に酸素）が逆流し、さらにこの大気の一部が油中に混入し、ここから再酸化することにより反応容器内に逆流してしまうことが判明した。

さらにこのため、この逆流により酸素が形成する被膜内に混入し、例えば珪素膜を作製する場合その被膜内に酸素が $3 \times 10^{18} \sim 2 \times 10^{20} \text{ cm}^{-3}$ の濃度に混入してしまった。

このため、かかる被膜に水素または弗素が添加されて、珪素半導体であるべきものが低酸化珪素といってもよいようなものになってしまった。

本発明はかかる欠点を防ぐことを目的としている。

本発明は、第1図にその装置の概要を示す。即ち、反応性気体を導入するドーピング系(50)、反応容器(51)、排気系(52)を有する。反応容器は内側に絶縁物で内面が形成された反応空間を有する二重反応容器型として半導体層を形成し、さらに加えてP型半導体（図面では系I）、I型半導体（図面では系II）およびN型半導体と積層して接合を基板上に形成するに際し、それぞれの反応容

器を分離部（図面では系II）を介して連結せしめたマルチチャンバ方式のPCVD法を第1図に示すごとくに提案するにある。

本発明は水素またはハロゲン元素が添加された非単結晶半導体層の形成により、再結合中心密度の小さなP、IおよびN型の導電型を有する半導体層を形成し、その積層境界にてPIN接合を形成するとともに、それぞれの半導体層に他の隣接する半導体層からの不純物が混入して接合特性を劣化させることを防ぎ、またそれぞれの半導体層を形成する工程間に、大気特に酸素に触れさせて、半導体の一部が酸化されることにより層間絶縁物が形成されることのないようにした連続生産を行うためのプラズマ気相反応に関する。

さらに本発明は、かかる反応容器をそれぞれの反応においては独立として多数連結したマルチチャンバ方式のプラズマ反応方法において、一度に多数の基板を同時にその被膜成長速度を大きくしたいいわゆる多量生産方式に関する。

本発明は $10 \text{ cm} \times 10 \text{ cm}$ または電極方向に $10 \sim 50 \text{ cm}$

例えば40cmを有するとともに、巾15~120 cm例えば60cmの基板(40cm×60cmまたは20cm×60cmを1パッチ20枚配設)を用いた。

第1図、第2図においては、反応性気体の導入手段、排気手段を有し、これらを供給ノズル、排気ノズルを設け、この絶縁フードよりも内側に相対させて一対の電極(61)(51)または(62)(52)および反応性気体の供給ノズル(17)(18)および排気ノズル(17'), (18')を配設した。即ち、電極の外側をフードの絶縁物で包む構造(39)(39')とした。さらにこのフード間の反応空間を閉じ込めるため、外側周辺を絶縁物(38)(38')で取り囲んだ。

また、第2図に第1図の断面を示す図面を示すが、反応容器の前(図面左側)、後(図面右側)に閉閉扉を設け、この扉の内面にハロゲンランプ等による加熱手段(13)(13')を設けた。

以下に本発明の実施例を図面に従って説明する。

実施例1

第1図、第2図に従って本発明のプラズマ気相

反応装置の実施例を説明する。

この図面は、PIN 接合、PIP 接合、BIN 接合またはPINPIN・・・PIN 接合等の基板上的半導体に、異種導電型でありながらも、形成される半導体の主成分または化学量論比の異なる半導体層をそれぞれの半導体層をその前工程において形成された半導体層の影響(混入)を受けずに積層させるための多層に自動かつ連続的に形成するための装置である。

図面においてはPIN 接合を構成する複数の反応系の一部を示している。即ち、P、I および N 型の半導体層を積層して形成する3つの反応系の2つ(I、Ⅱ)とさらに第1の予備室および移送用のバッファ室(Ⅲ)を有するマルチチャンバ方式のプラズマ気相反応装置の装置例を示す。

図面における系I、Ⅱ、Ⅲは、2つの各反応容器(101)(103)およびバッファ室(102)を有し、それぞれの反応容器間に分離部(44)(45)(46)、(47)を有している。またそれぞれ独立して、反応性気体の供給ノズル(17)(18)と排気ノズル

(17')(18')とを有し、反応性気体が供給系から排気系に層流になるべく設けている。

この装置は入り口側には第1の予備室(100)が設けられ、まず扉(42)より基板ホルダ(2)の2つの面に2つの被形成面を有する2枚の基板(1)を挿着した。さらにこのホルダ(3)を外枠治具(外周辺のみ(38)(38')として示す)により互いに所定の等距離を離間して配設した。即ちこの被形成面を有する基板は被膜形成を行わない裏面を基板ホルダ(2)に接し、基板2枚および基板ホルダとを一つのホルダ(3)として6cm±0.5cmの間隙を有して絶縁物の外枠治具内に林立させた。その結果、40cm×60cmの基板を20枚同時に被膜形成させることができた。かくして高さ55cm、奥行80cm、巾80cmの反応空間(6)(8)は上方、下方を絶縁物(39)(39')で囲まれ、また側周辺は絶縁外枠治具(38)(38')で取り囲んだ。

第1の予備室(100)を圧力調整バルブ(71)を全開とし、TP(86)を経て真空ポンプ(35)により真空引きをした。この後、圧力調整バルブ

(72)を全開とし、TPにより 3×10^{-6} torr以下にまで予め真空引きがされている反応容器(101)との分離用のゲート弁(44)を開けて、外枠治具(38)に保持された基板を移した。例えば、予備室(100)より第1の反応容器(101)に移し、さらにゲート弁(44)を閉じることにより基板を第1の反応容器(101)に移動させたものである。この時、第1の反応容器(101)に保持されていた基板(1)等は、予めまたは同時にバッファ室(102)に、またバッファ室(102)に保持されていた治具および基板(2)は第2の反応容器(103)に、また第2の反応容器(103)に保持されていた基板は第2のバッファ室(104)に、さらに図示が省略されているが、第3の反応室の基板および治具は出口側の第2の予備室にゲート弁(45)(46)(47)を開けて移動させることが可能である。この後ゲート弁(44)(45)(46)(47)を閉めた。

即ちゲート弁の動きは、扉(42)が大気圧で開けられた時は分離部のゲート弁(44)(45)(46)(47)

は閉じられ、各チャンバにおいてはプラズマ気相反応が行われている。また逆に、扉(42)が閉じられていて予備室(100)が十分真空引きされた時は、ゲート弁(44)(45)(46)(47)が開けられ、各チャンバの基板、治具は隣のチャンバに移動する機構を有し、外気が反応室(101)(102)に侵入しないようにしている。

系Iにおける第1の反応容器(101)でP型半導体層をPCVD法により形成する場合を以下に示す。

反応系I(反応容器(101)を含む)は0.01~10torr好ましくは0.01~1torr例えば0.08torrとした。

即ち、圧力調整バルブを閉として、反応容器(101)内の圧力は0.05~1torrであり、またこのバルブ下は 1×10^{-2} torr以下一般には 1×10^{-4} ~ 1×10^{-7} torrとなり、この真空度をTP(87)を回転させて成膜させている。またこの連続排気方式のTPを動作させているため、VP(36)のポリマ化した油の逆流散、また油中に含浸した排気用の大気特に酸素を逆流させることを初めて防ぐこと

ができた。

反応性気体は系Iのドーピング系(50)より供給した。即ち硅化物気体(24)としては精製されてさらにステンレスポンペに充填されたシラン(SiH_{n+2} $n \geq 1$ 特に SiH_4 または SiH_2)、フッ化硅素(SiF_4 または SiF_2)を用いた。ここでは、取扱いが容易な超高純度シラン(純度99.99%、但し水、酸素化物は0.1PPM以下)を用いた。

本実施例の Si_xC_y ($0 < x < 1$)を形成するため、炭化水素(25)としてDMS(ジメチルシラン($\text{SiH}_2(\text{CH}_3)_2$ 純度99.99%)を用いた。

炭化硅素(Si_xC_y $0 < x < 1$)に対しては、P型の不純物としてボロンを前記したモノシラン中に同時に0.5%の濃度に混入させ(24)よりシランとともに供給した。

必要に応じ、水系(純度7N以上)または酸素(純度7N以上)を反応室を大気圧とする時(23)より供給した。これらの反応性気体はそれぞれの流量計(33)およびバルブ(32)を経、反応性気体の供給ノズル(17)より高周波電源(14)の負

電極(61)を経て反応空間(6)に供給された。

反応性気体はホルダ(38)に囲まれた筒状空間(6)内に供給され、この空間を構成する基板(1)に被膜形成を行った。さらに負電極(61)と正電極(51)間に電気エネルギー例えば13.56MHzの高周波エネルギー(14)を加えてプラズマ反応せしめ、基板上に反応生成物を被膜形成せしめた。

基板は100~400℃例えば200℃に第2図に示す反応容器(103)の容器の前後に配設された赤外線ヒータと同じ手段により加熱した。

この赤外線ヒータは、近赤外用ハロゲンランプ(発光波長1~3μ)ヒータまたは遠赤外用セラミックヒータ(発光波長8~25μ)を用い、この反応容器内におけるホルダにより取り囲まれた筒状空間を200±10℃好ましくは±5℃以内に設置した。

この後、前記したが、この容器に前記した反応性気体を導入し、さらに10~500W例えば100Wに高周波エネルギー(14)を供給してプラズマ反応を起こさせた。

かくしてP型半導体層は $\text{B}_2\text{H}_6/\text{SiH}_4=0.5\%$ 、 $\text{DMS}/(\text{SiH}_4+\text{DMS})=10\%$ の条件にて、この反応系Iで平均膜厚30~300Å例えば約100Åの厚さを有する薄膜として形成させた。 $E_g=2.05\text{eV}$ 、 $\rho=1 \times 10^{-9} \sim 3 \times 10^{-5}(\Omega\text{cm})$ であった。

基板は導体基板(ステンレス、チタン、アルミニウム、その他の金属)、半導体(硅素、ゲルマニウム)、絶縁体(ガラス、有機薄膜)または複合基板(ガラスまたは透光性有機樹脂上に透光性導電膜である薄膜が添加された酸化スズ、ITO等の導電膜が単層またはITO上に SnO_2 が形成された2層膜が形成されたもの)を用いた。本実施例のみならず本発明のすべてにおいてこれらを総称して基板という。勿論この基板は可曲性であってもまた剛性板であってもよい。

かくして1~5分間プラズマ気相反応をさせて、P型不純物としてホウ素が添加された炭化硅素膜を約100Åの厚さに作製した。さらにこの第1の半導体層が形成された基板をゲート(45)を開け前記した操作順序に従ってパッパ室(102)に

移動し、ゲート(45)を閉じた。このバッファ室(102)は予め 10^{-8} torr以下例えば 4×10^{-10} torrにクライオポンプ(88)にて真空引きがされている。

またこの基板は系1と同様にTP(89)により、 1×10^{-7} torr以下に保持された反応容器にゲート(46)の開閉を経て移送された。

即ち第1図における反応系において、半導体の反応性気体として超高純度モノシランまたはジシランを(水または酸化珪素、酸化物気体の濃度は0.1PPM以下)(28)より、また、 10^{17} cm $^{-3}$ 以下のホウ素を添加するため、水素、シラン等によって0.5~30PPMに希釈した B_2H_6 を(27)より、またキャリアガスを必要に応じて(26)より供給した。

反応性気体は基板(1)の被形成面にそって上方より下方に流れ、TP(88)に至る。系において出口側よりみた縦断面図を第3図に示す。

第2図を参照する。

第2図は第1図の反応系の縦断面図を示したものである。

系1と同様にして約200 Åの厚さにN型の微結晶性または繊維構造を有する多結晶の半導体層を形成させて、さらにその上面に、炭化珪素をDNS / ($SiH_4 + DNS$) = 0.1 として Si_xC_{1-x} ($0 < x < 1$)で示されるN型半導体層を10~200 Åの厚さ例えば50 Åの厚さに積層して形成させたものである。その他反応装置については系1と同様である。

かかる工程の後、第2の予備室より外にPIN接合を構成して出された基板上に100~1500 Åの厚さのITOをさらにその上に反射性または昇華性金属電極例えばアルミニウム電極を真空蒸着法により約1 μの厚さに作り、ガラス基板上に(ITO+ SaO_2)表面電極—(PIN半導体)—(裏面電極)を構成させた。

その光電変換装置としての特性は7~9%平均8%を10cm×10cmの基板で4W(100mW/cm 2)の条件下にて互性効率特性として有し、集積化してハイブリッド型にした40cm×50cmのガラス基板においても、5.5%を実効効率で得ることができた。

その結果、1つの素子で開放電圧は0.85~0.9V

四面において、ランプヒータ(13)(13')は棒状のハロゲンランプを用いた。反応空間はヒータにより100~400℃例えば250℃とした。

基板(1)が基板ホルダ(2)に保持され、外伸治具(38)(38')で閉じ込め空間(8)を構成している。

5000 Åの厚さに SiH_4 60cc/分、被膜形成速度2.5 Å/秒、基板(20cm×60cmを20枚、延べ面積24000 cm 2)で圧力0.1 torrとした。 Si_2H_6 を用いた場合、被膜形成速度28 Å/秒を有していた。

かくして第1の反応室にてプラズマ気相法によりP型半導体層を形成した上にPCVD法によりI型半導体層を形成させてPI接合を構成させた。

また系1にて約7000 Åの厚さに形成させた後、基板は前記した操作に従って、隣のバッファ室(102)に移され、さらにその隣の反応室に移設して同様のPCVD工程によりN型半導体層を形成させた。このN型半導体層は、PCVD法によりフォスヒンを PH_3 / SiH_4 = 1.0%としたシランとキャリアガスの水素を SiH_4 / H_2 = 20%として供給して、

($0.87 \pm 0.02V$)であったが、短絡電流は 18 ± 2 mA/cm 2 と大きく、またFFも0.60~0.70と大きく、かつそのばらつきもパネル内、パッチ内で小さく、工業的に本発明方法はきわめて有効であることが判明した。

第3図は本発明および従来方法により作られたPIN型光電変換装置における半導体内の酸素および炭素の不純物の濃度分布を示す。

四面はアルミニウム裏面電極(94)、N型半導体(93)、I型半導体(92)、P型半導体(91)、基板上の酸化スズ透光性導電膜(90)をそれぞれ示す。

従来方法の排気系を回転ポンプまたはメカニカルブースターポンプのみによる排気方法においては、連続排気方式のTPを用いないため、炭素は曲線(95)、酸素は曲線(96)に示される高い濃度の不純物を含有していた。

特に酸素は、 5×10^{18} ~ 2×10^{20} cm $^{-3}$ をI型半導体(92)において有していた。四面は 5×10^{18} cm $^{-3}$ の酸素を含んだ場合である。加えて油回転ポンプからの油成分の逆流により炭素が 5×10^{20} ~

$4 \times 10^{20} \text{ cm}^{-3}$ を有していた。図面は $1 \times 10^{20} \text{ cm}^{-3}$ を有する場合である。

他方、本発明に示すとき排気系においては炭素濃度は $1 \times 10^{17} \sim 5 \times 10^{18} \text{ cm}^{-3}$ を有し、一般には $1 \times 10^{18} \text{ cm}^{-3}$ 以下しか含まれない。加えて酸素も $5 \times 10^{18} \text{ cm}^{-3}$ 以下好ましくは $1 \times 10^{18} \text{ cm}^{-3}$ 以下であり、図面2では $2 \times 10^{18} \text{ cm}^{-3}$ の場合を示す。

第3図において、裏面電極(94)のアルミニウムには $3 \sim 6 \times 10^{20} \text{ cm}^{-3}$ の酸素を有している。このため、この酸素がSIMS(二次イオン分析法)(カメカ社3P型を使用)の測定において、バックグラウンドの酸素となり、N型半導体(93)中の酸素は $10^{18} \sim 10^{20} \text{ cm}^{-3}$ となってしまうものと考えられる。

さらにP型半導体中の酸素、BMS中に含まれる水の成分があるため不純物があり、この出発材料をシリコンを精製して0.1PPM以下の酸素または酸化物とすることによりさらに酸素濃度を下げることの可能性が推定できる。

形成させる半導体の種類に関しては、Siのみな

らず他は族のGe, SixC ($0 < x < 1$), SixGe ($0 < x < 1$), SixSn ($0 < x < 1$) 単層または多層であっても、またこれら以外にGaAs, GaAlAs, BP, CdS等の化合物半導体等の非酸素化合物であってもよいことはいうまでもない。

本発明は3つの反応容器を用いてマルチチャンバ方式でのPCVD法を示した。しかしこれを1つの反応容器とし、そこでPCVD法により窒化珪素をシリコン(SiH_4 または Si_2H_6)とアンモニア(NH_3)とのPCVD反応により形成させることは有効である。

本発明で形成された非単結晶半導体被膜は、絶縁ゲイト型電界効果半導体装置におけるN(ソース)I(チャネル形成領域)N(ドレイン)接合またはPIP接合に対しても有効である。さらに、PINダイオードであってエネルギーバンド巾がW—N—W(WIDE-NALLOW-WIDE)またはSixC—Si—SixC($0 < x < 1$)構造のPIN接合型の可視光レーザ、発光素子または光電変換装置を作ってもよい。特に光入射光側のエネルギーバンド巾を大きくしたヘテロ接合構造を有するいわゆるW(Pま

たはN型)—N(I型)(WIDE TO NALLOW)と各反応室にて導電型のみではなく生成物を異ならせてそれぞれに独立して作製して積層させることが可能になり、工業的にきわめて重要なものであると信ずる。

本発明において、分離部は単にゲイト弁のみではなく、2つのゲート弁と1つのバッファ室とを系2として設けてP型半導体の不純物のI型半導体層中への混入をさらに防ぎ、特性を向上せしめることは有効であった。

この本発明のプラズマCVD装置を他の構造のシングルチャンバまたはマルチチャンバ方式に応用できることはいうまでもない。

また本発明の実施例は第1図に示すマルチチャンバ方式であり、そのすべての反応容器にてPCVD法を供給した。しかし必要に応じ、この一部または全部をプラズマを用いない光CVD法、LT CVD法(ROHO CVD法ともいう)、減圧CVD法を採用して複合被膜を形成してもよい。

4. 図面の簡単な説明

第1図、第2図は本発明を実施するためのプラズマ相反応用被膜製造装置の概略を示す。

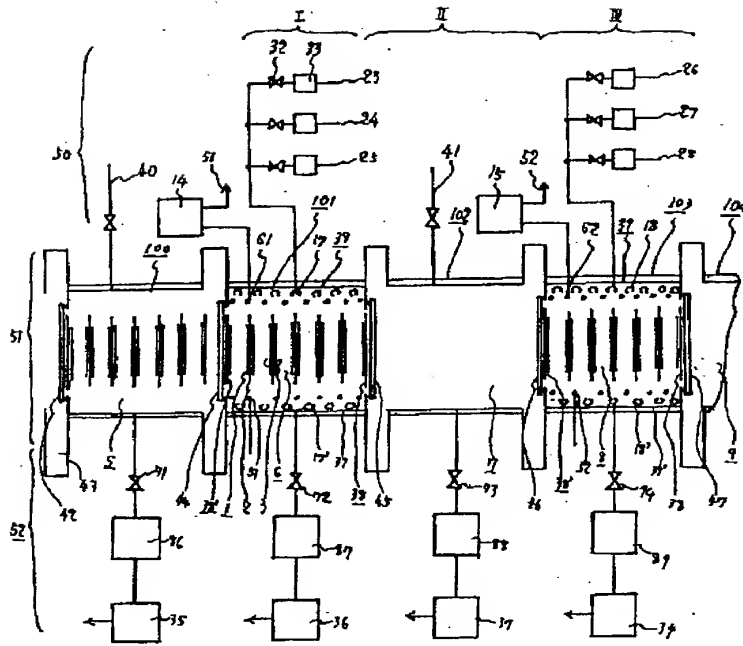
第3図は本発明および従来方法によって作られた半導体装置中の不純物の分布を示す。

特許出願人

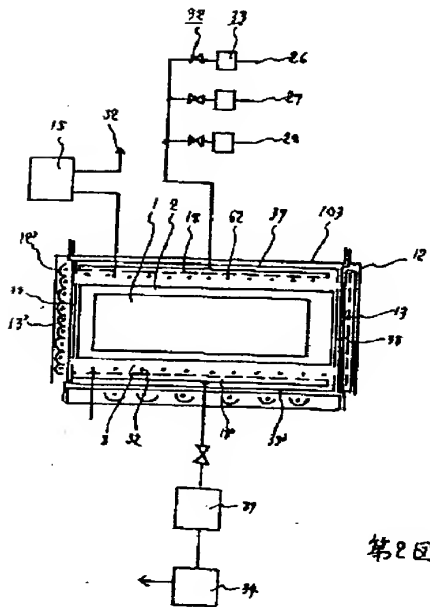
株式会社半導体エネルギー研究所

代表者 山 崎 舜 平

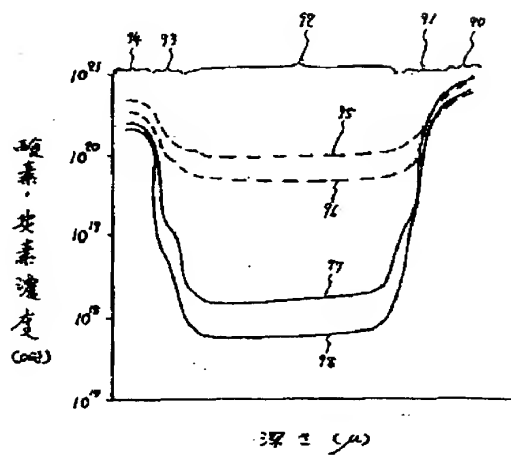




第1図



第2図



第3図

Japan Patent Laid-Open No. : 60-138909

Laid-Open Date : July 23, 1985

Application No. : 58-249015

Application Date : December 27, 1983

Applicant : Semiconductor Energy Laboratory
Co., Ltd.

S P E C I F I C A T I O N

1. Title of the Invention

Gas Phase Reaction Coat Manufacturing Apparatus and
Manufacturing Method

2. Claim

1. A vapor phase reaction film manufacturing apparatus, in a reactor for performing vapor phase reaction under reduced pressure, comprising: means for supplying reactive gas; reaction vessel means to which thermal energy, light energy and electric energy, or energy jointly using the above for manufacturing said reactive gas on a formed surface; means for discharging undesired reactive gas and undesired reaction product in said reaction vessel; and means for exhausting evacuating or pressure reducing means through a pressure regulating valve, and a turbo-molecular pump by a rotary pump and a mechanical booster pump or the

like.

2. A vapor phase reaction film manufacturing method, wherein in a reactor for performing gas reaction under reduced pressure, under the coat forming conditions by reaction in a reaction vessel using a gas phase reactor comprising means for supplying reactive gas; reaction vessel means to which thermal energy, light energy and electric energy, or energy jointly using the above for manufacturing said reactive gas on a formed surface; means for discharging undesired reactive gas and undesired reaction product in said reaction vessel; and means for exhausting evacuating or pressure reducing means through a pressure regulating valve, and a turbo-molecular pump by a rotary pump and a mechanical booster pump or the like, the interior of said reaction vessel is kept in the region of 0.05~10torr, and under said pressure regulating valve, 10^{-2} torr or less is kept to perform film formation.

3. Detailed Description of the Invention

This invention relates to gas phase reaction film manufacturing apparatus and manufacturing method. This invention relates to manufacturing a film of a non-oxide at the time of manufacturing a film by use of reactive gas, and the gas reactor and its manufacturing method by which the concentration with the mixing amount of oxygen in a film of

$1 \times 10^{19} \text{cm}^{-3}$ is obtained by performing gas reaction (hereinafter referred to as CVD) by use of a turbo-molecular pump in the exhaust system.

This invention is characterized in that in manufacturing a non-oxide film, in order to prevent counterflow of atmospheric air from its exhaust system, not only a discontinuously rotation type vacuum pump (hereinafter referred to as vacuum pump or VP simply) such as an oil-sealed rotary vacuum pump, a mechanical booster pump or the like, but also a continuously exhaust type turbo-molecular pump (hereinafter referred to as turbo-molecular pump or TP simply) is interposed between a reaction vessel and a vacuum pump to prevent counterflow of atmospheric air from the exhaust system.

At the time of forming a non-oxide film of the present invention, for example, non-single crystal silicon by use of silane (SiH_{2n+2} , $n \geq 1$) which is reactive gas, it is an object of the invention to prevent counterflow from the exhaust system in order that the quantity of oxygen in the film is $5 \times 10^{18} \text{cm}^{-3}$ or less, preferably $1 \times 10^{18} \text{cm}^{-3}$ or less.

According to the present invention, such exhaust system is so constructed that TP is interposed between a reaction chamber and VP through a pressure regulating valve in process of reaction, whereby with the interior of the

reaction chamber kept in the pressure range of 0.05~10torr, film formation is performed by plasma CVD method (called PVCD), photo-chemical vapor deposition (Photo CVD) method, or a method jointly using the above (hereinafter referred to as CVD method simply), and under the pressure regulating valve, pressure of 1×10^{-2} or less (generally $10^{-4} \sim 10^{-6}$ torr) is kept, and in order to operation TP, the system of reaction is kept with pressure (1×10^2 torr or more, that is, 0.05~10torr) higher than that of the exhaust system to perform film formation. This is an object of the present invention.

Further the present invention relates to a manufacturing method for a semiconductor device in which the plasma CVD device has plural reaction chambers connected to each other, and in the respective reaction chambers, a P-type non-single crystal semiconductor, an I-type non-single crystal semiconductor and an N-type non-single crystal semiconductor are stacked on a substrate to construct PIN junction.

Conventionally, in the CVD device, for example, in the PCVD device, the pressure of the reaction system is high, 0.05~10torr, so that the exhaust system or the like uses VP only, and it is quite impossible to provide TP or the like for generating vacuum of a degree above that.

However, the inventor of the present invention has found

that in such a PCVD device, if the exhaust system uses a VP only, the VP makes discontinuous rotary motion, so that the atmospheric air (especially oxygen) from the exhaust system with the atmospheric pressure which comes into contact with the air flows backward, and further some of the atmospheric air gets mixed in the oil and is again vaporized to flow backward into a reaction vessel.

Further, it thus gets mixed in a film formed by oxygen due to such a counterflow, and for example, in the case of manufacturing a silicon film, oxygen got mixed in the film with the concentration of $3 \times 10^{19} \sim 2 \times 10^{20} \text{cm}^{-3}$.

Thus, hydrogen or fluorine is added to such a film so that the film becomes low-grade silicon oxide, though it should be a silicon semiconductor.

It is an object of the invention to prevent such disadvantages.

Figure 1 shows the outline of an apparatus according to the present invention. That is, the apparatus comprises a doping system 50 for introducing reactive gas, a reaction vessel 51, and an exhaust system 52. When the reaction vessel is of such a double reaction vessel type as to have a reaction space inside, the inner surface of which is formed of an insulating material to form a semiconductor layer, and further additionally a P-type semiconductor (system I in the

drawing), an I-type semiconductor (system II in the drawing), and an N-type semiconductor are stacked to form a junction on a substrate, the respective reaction vessels are connected to each other through a separating part (system II in the drawing). Such a multi-chamber system PCVD method has been proposed as shown in Figure 1.

This invention relates to plasma vapor phase reaction for conducting continuous production, in which a semiconductor layer having P, I and N type conductive types with a smaller recombination center density is formed by formation of a non-single crystal semiconductor layer to which hydrogen or halogen elements are added, and PIN junction is formed in the lamination layer boundary, whereby impurities from the other adjacent semiconductor layer can be prevented from mixing in the respective semiconductor layer to deteriorate junction characteristics, and further during the processes of forming the respective semiconductor layers, they can be prevented from coming into contact with the atmospheric air, especially oxygen to oxidize a part of the semiconductor and form a layer insulating material.

Further this invention relates to the so-called mass-production system, in which in a multi-chamber system plasma reaction method having many such reaction vessels connected to each other in such a manner as to be independent in each reaction, many substrates are simultaneously increased in

its film growth speed at one time.

In this invention, used is a substrate with dimensions of 10cmx10cm, or 10~50cm in the direction of an electrode, for example, 40cm, and a width of 15~120cm, for example, 60cm (20 sheets of patches with dimensions of 40cmx60cm or 20cmx60cm are arranged).

In Figures 1 and 2, the apparatus has introducing means for reactive gas and exhaust means which are provided with a supply nozzle and an exhaust nozzle, and a pair of electrodes 61, 51 or 62, 52, reactive gas supply nozzles 17, 18, and exhaust nozzles 17', 18' are arranged inside of an insulating hood. That is, structures 39, 39' are such that the outside of the electrode is enclosed with an insulating material of the hood. Further, in order to confine the reaction space between the hoods, the periphery of the outside is surrounded with insulating materials 38, 38'.

Figure 2 is a section of Figure 1, in which opening and closing doors are provided in front (left side in the drawing) and in rear (right side in the drawing) of a reaction vessel, and heating means 13, 13' comprising a halogen lamp or the like are provided on the inner surfaces of the doors.

The embodiment of the invention will now be described

with reference to the attached drawings.

Embodiment 1

An embodiment of a plasma vapor phase reactor according to the present invention will be described with reference to Figures 1 and 2.

The drawings show an apparatus for forming in multi-layer, automatically and continuously a semiconductor layer which is dissimilar conductive type and different in principal component or stoichiometric ratio of a formed semiconductor on a semiconductor on a substrate of PIN junction, PIP junction, NIN junction or PINPIN.. PIN junction or the like, to stack the respective semiconductor layers without any influence (mixing-in) of a semiconductor layer formed in the preceding process.

The drawings show a part of plural reaction systems for constructing PIN junction. That is, the drawings show an example of a multi-chamber type plasma vapor phase reactor having two (I, II) of three reaction systems for forming P, I and N type semiconductor layers in the stacking state and further a first spare chamber and a buffer chamber II (for transferring).

In the drawings, the systems I, II, III respectively comprise two reaction vessels 101, 103 and a buffer chamber 102, wherein separation parts 44, 45, 46, 47 are provided between the respective reaction vessels. Further,

independently supply nozzles 17, 18 for reactive gas and exhaust nozzles 17', 18' are provided to form a laminar flow of reactive gas from the supply system to the exhaust system.

The apparatus is provided with a first preliminary chamber 100 on the inlet side, and first two substrates 1 having two formed surfaces are inserted in two faces of a substrate holder 2 from a door 42. Further, holders 3 are arranged at spaces of a designated equal distance by an enclosure jig (only outer circumference is shown as 38, 38'). That is, the substrate having the formed surfaces is disposed in such a manner that the back where film formation is not performed is brought into contact with the substrate holder 2, and two substrates and the substrate holder are taken as one holder 3 to stand together in large numbers at intervals of $6\text{cm} \pm 0.5\text{cm}$ in the enclosure jig of an insulating material. As a result, film formation could be performed on 20 sheets of substrates with dimensions of $40\text{cm} \times 60\text{cm}$ at the same time. Thus, the reaction spaces (6, 8) 55cm in height, 80cm in depth and 80cm in width are surrounded on the upper side and the lower side with insulating materials 39, 39', and the side circumference is surrounded with insulating enclosure jigs 38, 38'.

With a pressure regulating valve 71 fully opened, a

first preliminary chamber 100 is evacuated through a TP 86 by a vacuum pump 35. After that, the pressure regulating vale 72 is totally opened, and a gate valve 44 for separation from a reaction vessel 101 previously evacuated to 3×10^{-8} torr or less by the TP is opened to transfer the substrate held on the enclosure jig 38. For example, the substrate is transferred from the preliminary chamber 100 to the first reaction vessel 101, and further the gate valve 44 is closed to move the substrate to the first reaction vessel 101. At this time, the substrate 1 or the like held in the first reaction vessel 101 can be previously or simultaneously moved to a buffer chamber 102, the jig and the substrate 2 held in the buffer chamber 102 can be moved to a second reaction vessel 103, the substrate held in the second reaction vessel 103 can be moved to a second buffer chamber 104, and further not being shown, the substrate and the jig in the third reaction vessel can be moved to a second preliminary chamber by opening the gate valves 45, 46, 47. After that, the gate valves 44, 45, 46, 47 are closed.

That is, the gate valves are operated in such a manner that when a door 42 is opened by the atmospheric pressure, the gate valves 44, 45, 46, 47 of the separation parts are closed and in each chamber, plasma vapor phase reaction is

performed. On the contrary, when the door 42 is closed and the preliminary chamber 100 is enough evacuated, the gate valves 44, 45, 46, 47 are opened and the substrate and the jig in each chamber are moved to the adjacent chamber, so that the outside air is kept from getting mixed in the reaction chambers 101, 102.

The case of forming a P-type semiconductor layer in the first reaction vessel 101 in the system I by a PCVD method will be shown in the following.

The reaction system I (the reaction vessel 101 included) is 0.01 ~ 10torr, preferably 0.01 ~ 1torr, for example 0.08torr.

That is, with the pressure regulating valve closed, the pressure in the reaction vessel 101 is 0.05 ~ 1torr, and under the valve, it is 1×10^{-2} torr or less, generally 1×10^{-4} ~ 1×10^{-7} torr. This degree of vacuum is achieved by rotating the TP 87. Further, as the continuous exhaust system TP is operated, inverse diffusion of polymerized oil of the VP 36, and counterflow of exhaust atmospheric air, especially oxygen impregnated in oil could be prevented for the first time.

Reactive gas is supplied from the doping system 50 of the system I. That is, as silicide gas 24, used are silane ($\text{Si}_n\text{H}_{2n+2}$, $n \geq 1$, especially SiH_4 or Si_2H_6) which is refined and

filled in a stainless cylinder and silicon fluoride (SiF_2 or SiF_4). In this case, used is ultra high purity silane (the purity is 99.99%, provided that water and oxygenation matter are 0.1 PPM or less) which is easy to handle.

In order to form the present embodiment of $\text{Si}_x\text{C}_{1-x}$ ($0 < x < 1$), DMS (dimethyl silane $\text{SiH}_2(\text{CH}_3)_2$ the purity is 99.99%) is used as carbide gas 25.

For the silicon carbide ($\text{Si}_x\text{C}_{1-x}$ $0 < x < 1$), as P-type impurity, boron is simultaneously mixed in the described monosilane with the concentration of 0.5% 24 to be supplied with silane.

At need, hydrogen (the purity is 7N or more) or nitrogen (the purity is 7N or more) is supplied from when the reaction chamber is the atmospheric pressure 23. Such reactive gas is passed through a flow meter 33 and a valve 32 and supplied from the supply nozzle 17 for reactive gas through a negative electrode 61 of a high-frequency power supply 14 to the reaction space.

The reactive gas is supplied to the interior of the cylindrical space 6 surround with the holder 38 to perform film formation on the substrate 1 for constructing the space. Further, electric energy, for example, high frequency energy 14 with a frequency of 13.56 MHz is applied between the negative electrode 61 and the positive electrode

51 to cause plasma reaction, thereby forming a film of reaction product on the substrate.

The substrate is heated to $100 \sim 400^{\circ}\text{C}$, for example 200°C by the same means as infrared heaters disposed in front and in rear of the vessel of the reaction vessel 103 shown in Figure 2.

The infrared heater uses a near infrared halogen lamp (light emission wavelength is $1 - 3\mu$) heater or a far infrared ceramic heater (light emission wavelength is $8 \sim 25\mu$), thereby setting the cylindrical space surrounded with the holder in the reaction vessel to $200 \pm 10^{\circ}\text{C}$, preferably $\pm 5^{\circ}\text{C}$.

After that, as described above, the described reactive gas is introduced into the vessel, and further high frequency energy 14 to 10 ~ 500 , for example 100W is supplied to cause plasma reaction.

Thus, the P-type semiconductor layer is formed as a thin film with the average film thickness of $30 \sim 300\text{\AA}$, for example, a thickness of about 100\AA by the reaction system I under the conditions of $\text{B}_2\text{H}_6/\text{SiH}_4 = 0.5\%$, $\text{DMS}/(\text{SiH}_4 + \text{DMS}) = 10\%$. $E_g = 2.05 \text{ eV}$, $\sigma = 1 \times 10^{-6} \sim 3 \times 10^{-5} (\Omega\text{cm})^{-1}$.

The substrate uses a conductor substrate (stainless, titanium, aluminium, other metals), a semiconductor (silicon, germanium), an insulator (glass, organic thin

film) or a composite substrate (two-layer film in which a conductive film of tin oxide, ITO or the like to which fluorine is added, which is a light transmitting conductive film is formed in single layer or ITO on glass or light transmitting organic resin). These are generally known as a substrate not only in the present embodiment, but in all of the present invention. Of course the substrate may be bending or a solid plate.

Thus, plasma vapor phase reaction is made for 1 ~ 5 minutes to manufacture a silicon carbide film to which boron is added as P-type impurity with a thickness of about 100Å. Further, the substrate where the first semiconductor layer is formed is moved to a buffer chamber 102 according to the described operation sequence by opening the gate 45, and the gate 45 is closed. The buffer chamber 102 is previously evacuated to 10^{-8} torr or less, for example 4×10^{-10} torr by a cryopump 88.

The substrate is transferred to the reaction vessel held to 1×10^{-7} torr or less by the TP 89 similarly to the system II through opening and closing of the gate 46.

That is, in the reaction system in Figure 1, as reactive gas of a semiconductor, ultra high purity monosilane or disilane (the concentration of water or silicon oxide and oxide gas is 0.1 PPM or less) from 28 or boron of 10^{17}cm^{-3} or

less is added, so that B_2H_6 diluted to 0.5 ~ 30PPM by hydrogen, silane or the like is supplied from 27, and further carrier gas is supplied at need from 26. Figure 3 is a longitudinal section taken from the outlet side in the system.

Outline of Figure 2 will be given.

Figure 2 is a longitudinal section of the reaction system of Figure 1.

In the drawing, the lamp heaters 13, 13' use a bar-like halogen lamp. The reaction space is heated to 100 ~ 400°C, for example 250°C by the heater.

The substrate 1 is held on the substrate holder 2, and confined by the enclosure jigs 38, 38' to form a space 8.

SiH_4 is 5000Å thick, 60cc/min. the film formation speed is 2.5Å/sec., the substrate (20 sheets with dimensions of 20cm×60cm, 24000cm² in total floor area), and the pressure is 0.1 torr. If Si_2H_6 is used, the film formation speed is 28Å/ sec.

Thus, an I-type semiconductor layer is formed on the P-type semiconductor layer formed by plasma vapor phase method in the first reaction chamber by PCVD method to construct PI junction.

After formation to a thickness of about 7000Å by the system, the substrate is moved to the adjacent buffer

chamber 102 according to the described operation, and further transferred to the adjacent reaction chamber to form a N-type semiconductor layer by the similar PCVD process. The N-type semiconductor layer is formed by the steps of forming a poly-crystal semiconductor layer having a N-type microcrystal property or fiber structure by supplying silane having phosphin $\text{PH}_3/\text{SiH}_4 = 1.0\%$ and hydrogen of carrier gas as $\text{SiH}_4/\text{H}_2 = 20\%$, similarly to the system I to be about 200\AA thick, and further stacking a N-type semiconductor layer shown by $\text{Si}_x\text{C}_{1-x}$ ($0 < x < 1$) with silicon carbide of $\text{DMS}/(\text{SiH}_4 + \text{DMS}) = 0.1$ on the upper surface thereof to be $10 \sim 200\text{\AA}$ thick, for example, 50\AA thick. The others of the reactor are the same as those of the system I.

After such a process, ITO $100 \sim 1500\text{\AA}$ thick is formed on the substrate having the PIN junction put out from a second preliminary chamber, and further reflective or sublimation metal electrode, for example, an aluminium electrode is made thereon about 1μ thick by a vacuum evaporation method to construct (ITO+ SnO_2) surface electrode - (PIN semiconductor) - (back electrode) on the glass substrate.

The characteristic as the photoelectric transfer device has $7 \sim 9\%$, 8% on the average as intrinsic efficiency characteristic on the substrate of $10\text{cm} \times 10\text{cm}$ under the condition of AM1 ($100\text{mW}/\text{cm}^2$), and even on a glass substrate

of 40cm × 60cm, which is integrated to be of hybrid type, 5.5% can be obtained at the effective efficiency.

As a result, though the release voltage is 0.85 ~ 0.9V ($0.87 \pm 0.02V$) at one element, short-circuit current is large, 18 ± 2 mA/cm², FF is large, 0.60 ~ 0.70, and its fluctuation is small in panel and a batch, from which it is found that the method of the present invention is very effective in industrial respect.

Figure 3 shows the distribution of concentration of impurities of oxygen and carbon in a semiconductor in the PIN type photoelectric transfer devices manufactured according to the method of the present invention and the conventional method. The drawing shows an aluminium back electrode 94, an N-type semiconductor, an I-type semiconductor 92, a P-type semiconductor 91 and tin oxide light transmitting conductive film 90 on the substrate, respectively.

In the exhaust method in which the exhaust system adopts a rotary pump or a mechanical booster pump only in the prior art, as a continuous exhaust system TP is not used, the carbon and oxygen contain high concentration impurity indicated by a curve 95 and a curve 96, respectively.

Especially, oxygen has $5 \times 10^{19} \sim 2 \times 10^{20} \text{cm}^{-3}$ in the I-type

semiconductor 92. The drawing shows the case of containing oxygen of 5×10^{19} . In addition, due to a counterflow of oil component from a oil-sealed rotary vacuum pump, carbon contains $5 \times 10^{20} \sim 4 \times 10^{20} \text{cm}^{-3}$. The drawing shows the case of containing $1 \times 10^{20} \text{cm}^{-3}$.

On the other hand, in the exhaust system shown in the present invention, the carbon concentration is $1 \times 10^{17} \sim 5 \times 10^{18} \text{cm}^{-3}$, and generally only $1 \times 10^{18} \text{cm}^{-3}$ or less is contained. In addition, oxygen also contains $5 \times 10^{18} \text{cm}^{-3}$ or less, preferably, $1 \times 10^{18} \text{cm}^{-3}$ or less, and in the Figure 2, the case of $2 \times 10^{18} \text{cm}^{-3}$ is shown.

In Figure 3, aluminium of the back electrode 94 has oxygen of $3 \sim 6 \times 10^{20} \text{cm}^{-3}$. Accordingly, it is considered that this oxygen becomes oxygen of background in the measurement of SIMS (secondary ion analyzing method) (using 3F type by CAMEKA Corp.), and oxygen in the N-type semiconductor 93 amounts to $10^{18} \sim 10^{20} \text{cm}^{-3}$.

Further, as oxygen in the P-type semiconductor and water component contained in DMS are existent, impurities are existent, and this starting material is made into oxygen of 0.1 PPM or less or an oxide by refining silane, whereby the

possibility of lowering the oxygen concentration can be estimated.

Concerning the kind of a semiconductor to be formed, not only Si, but a single layer or a multi-layer of Ge, $\text{Si}_x\text{C}_{1-x}$ ($0 < x < 1$), $\text{Si}_x\text{Ge}_{1-x}$ ($0 < x < 1$) may be all right, and further in addition to the above, a non-oxygenation matter such as a compound semiconductor or the like such as GaAs, GaAlAs, BP, CdS or the like may be all right.

In the present invention, PCVD method in the multi-chamber system is shown using three reaction vessels. However, it is effective to reduce the number of vessels to one reaction vessel, and form silicon nitride by PCVD reaction of silane (SiH_4 or Si_2H_6) and ammonia (NH_3) by PVCD method.

A non-single crystal semiconductor film formed in the present invention is effective for N (source) I (channel forming region) N (drain) junction or PIP junction in the insulating gate type field effect semiconductor device. Further, it may be all right to make a PIN-junction type visible light laser, a light emitting element or a photoelectric transfer device of a PIN diode with an energy band width of W-N-W (wide-narrow-wide) or $\text{Si}_x\text{C}_{1-x}$ -Si- $\text{Si}_x\text{C}_{1-x}$ ($0 < x < 1$) structure. Especially, the so-called W (P or N type)-N (I-type) (wide to narrow) having the hetero junction

structure with a larger energy band width on the light incidence side can be independently manufactured with not only the conductive type but the product varied in each reaction chamber and stacked, and this is very important in industrial respect.

In the present invention, the separation part is provided with not only a gate valve but also with two gate valves and one buffer chamber as the system 2, thereby further preventing mixing of impurities of the P-type semiconductor in the I-type semiconductor layer so as to improve the characteristic.

Needless to say, the plasma CVD device of the present invention can be applied to a single chamber of the other structure or a multi-chamber system.

The embodiment of the present invention is a multi-chamber system shown in Figure 1, and in all reaction vessels, PCVD method is provided. However, at need, some or all of the vessels may adopt a photo CVD method without plasma, LT CVD method (called HOMO CVD method), or a pressure reduced CVD method to form a composite film.

4. Brief Description of the Drawings

Figures 1 and 2 show the outline of a plasma vapor phase reaction film manufacturing apparatus for embodying the present invention; and

Figure 3 shows the distribution of impurities in the semiconductor devices manufactured according to the methods of the present invention and the prior art.